

(19) 【発行国】 日本国特許庁 (JP)

(12) 【公報種別】 公開特許公報 (A)

(11) 【公開番号】 特開平 5-226416

(43) 【公開日】 平成 5 年 (1993) 9 月 3 日

(54) 【発明の名称】 フリップチップの実装方法

(51) 【国際特許分類第 5 版】

H01L 21/60 311 S 6918-4M

【審査請求】 未請求

【請求項の数】 1

【全頁数】 3

(21) 【出願番号】 特願平 3-167283

(22) 【出願日】 平成 3 年 (1991) 7 月 9 日

(71) 【出願人】

【識別番号】 000000295

【氏名又は名称】 沖電気工業株式会社

【住所又は居所】 東京都港区虎ノ門 1 丁目 7 番 12 号

(72) 【発明者】

【氏名】 小里 貞二郎

【住所又は居所】 東京都港区虎ノ門 1 丁目 7 番 12 号 沖電気工業株式会社内

(74) 【代理人】

【弁理士】

(57) 【要約】

【目的】 フリップチップの実装にあたり、フラックスの突沸によるチップずれを低減させるとともに、IC の搭載時に、フラックスの塗布、IC の搭載、キュア工程を一括して行ない、工程の簡略化を図る。

【構成】 フリップチップの実装方法において、予めフラックス 13 を塗布し溶剤分を乾燥させた IC 11 を用意し、そのフラックス 13 が融ける温度に加熱されている基板 14 に IC 11 を搭載して接続を行なう。

(19) [Publication Office] Japanese Patent Office (JP)

(12) [Kind of Document] Japan Unexamined Patent Publication (A)

(11) [Publication Number of Unexamined Application (A)] Japan Unexamined Patent Publication Hei 5-226416

(43) [Publication Date of Unexamined Application] 1993 (1993) September 3 days

(54) [Title of Invention] MOUNTING METHOD OF FLIP CHIP

(51) [International Patent Classification 5th Edition]

H01L 21/60 311 S 6918-4M

[Request for Examination] Examination not requested

[Number of Claims] 1

[Number of Pages in Document] 3

(21) [Application Number] Japan Patent Application Hei 3-167283

(22) [Application Date] 1991 (1991) July 9 day

(71) [Applicant]

[Applicant Code] 000000295

[Name] OKI ELECTRIC INDUSTRY CO. LTD. (DB 69-057-3522)

[Address] Tokyo Minato-ku Toranomon 1-7-12

(72) [Inventor]

[Name] Ozato Sada Jiro

[Address] Inside of Tokyo Minato-ku Toranomon 1-7-12 Oki Electric Industry Co. Ltd. (DB 69-057-3522)

(74) [Attorney(s) Representing All Applicants]

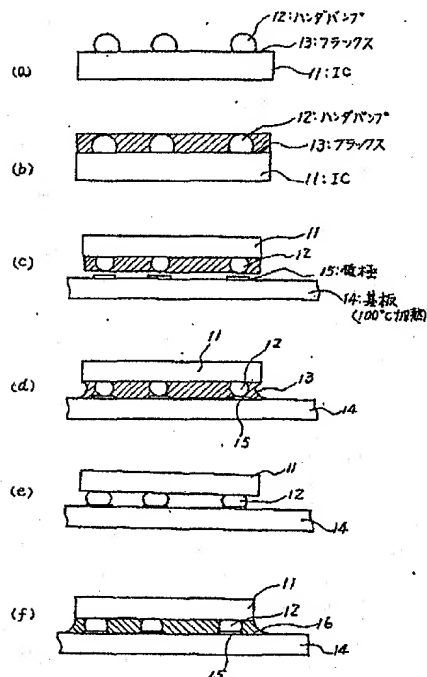
[Patent Attorney]

(57) [Abstract]

[Objective] At time of mount of flip chip, as chip gap with bumping of flux is decreased, when installing IC, lumping together the application of flux, installing and cure step of IC it does, assures simplification of step.

[Constitution] In mounting method of flip chip, it applies flux 13 beforehand and it prepares IC 11 which dries solvent fraction, installing IC 11 in the substrate 14 which is heated to temperature where flux 13

dissolves, it connects.



【特許請求の範囲】

【請求項 1】 (a) 予めフラックスを塗布し溶剤分を乾燥させた半導体素子を用意し、

(b) 前記フラックスが融ける温度に、加熱されている基板に前記半導体素子を搭載して接続を行なうことを特徴とするフリップチップの実装方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、フリップチップの実装方法に関するものである。

【0002】

【従来の技術】 従来、このような分野の技術としては、例えば、沖研究開発 第138号、Vol. 55, No. 2, 第45～50頁に記載されるものがあった。図3はかかる従来のフリップチップ接続フロー図である。この図に示すように、基板にフラックスを塗布して、その基板にハンダバンプ付き半導体素子(IC)を搭載し、ハンダリフローを行い、その後、樹脂により封止するようにしている。

【Claim(s)】

[Claim 1] (A) Beforehand, flux is applied and semiconductor element which dries solvent fraction is prepared,

(B) Installing aforementioned semiconductor element in substrate which is heated to the temperature where aforementioned flux dissolves, mounting method of the flip chip which designates that you connect as feature.

【Description of the Invention】

【0001】

[Field of Industrial Application] This invention is something regarding mounting method of flip chip.

【0002】

[Prior Art] Until recently, for example Oki research and development 13th 8 number, there were some which are stated in the Vol.55, No.2, 4th 5 to 50 page as technology of this kind of field. Figure 3 is conventional flip chip connected flow diagram which catches. As shown in this figure, applying flux to substrate, you install the solder bump-equipped coming semiconductor element (IC) in substrate, do solder reflow, have tried to seal the after that, with resin.

【0003】図4はかかる従来のフリップチップの概略実装工程断面図である。図4(a)に示すように、フラックス2が塗布された基板1にハンダバンプ4付きIC3を搭載し、フラックスキュアを行い、その後、ハンダリフローを行い、図4(b)に示すように、樹脂5により封止するようにしていた。

【0004】

【発明が解決しようとする課題】しかしながら、以上述べた従来のフリップチップの実装方法では、フラックスの中に含まれている溶剤分が温度上昇によって、突沸が発生し、搭載されるチップずれの原因となり、実装歩留を低下させるといった問題があった。本発明は、以上述べたフラックスの突沸によるチップずれを低減させるとともに、ICの搭載の際に、フラックスの塗布、ICの搭載、キュア工程を一括して行ない得るフリップチップの実装方法を提供することを目的とする。

【0005】

【課題を解決するための手段】本発明は、上記目的を達成するために、フリップチップの実装方法において、予めフラックスを塗布し溶剤分を乾燥させた半導体素子を用意し、前記フラックスが融ける温度に加熱されている基板に前記半導体素子を搭載して接続を行なうようにしたものである。

【0006】

【作用】本発明によれば、上記したように、予めフラックスを塗布し溶剤分を乾燥させた半導体素子を用意し、前記フラックスが融ける温度に加熱されている基板に前記半導体素子を搭載して接続を行なうようにしたので、IC搭載の際に、フラックス塗布、ICの搭載、キュア工程を一括して行なうことができる。

【0007】また、予めICにフラックスを塗布して、溶剤分を乾燥させるようにしたので、IC搭載時にフラックスに溶剤分が含まれていないため、突沸によるチップずれが生じることがない。

【0008】

【実施例】以下、本発明の実施例について図面を参照しながら詳細に説明する。図1は本発明の実施例を示すフリップチップの実装工程断面図、図2はそのフリップチップ接続フローを示す図である。まず、図1(a)に示すように、半導体素子(IC)11上にハンダバンプ12を形成する。

[0003] Figure 4 is outline mounting process cross section of conventional flip chip which catches. As shown in Figure 4 (a), you installed solder bump 4 equipped IC 3 in the substrate 1 where flux 2 was applied, did flux cure, after that, did solder reflow, as shown in Figure 4 (b), you had tried to seal with the resin 5.

[0004]

[Problems to be Solved by the Invention] But, above with mounting method of conventional flip chip which is expressed, solvent fraction which is included in flux bumping occurred due to temperature rise, the became cause of chip gap which is installed, the mount yield was a problem that decreases. this invention above as chip gap with bumping of flux which is expressed is decreased, case of installing IC, lumping together application of flux, installing and cure step of the IC designates that it offers mounting method of flip chip which it can do as object.

[0005]

[Means to Solve the Problems] This invention in order to achieve above-mentioned object, applies the flux beforehand in mounting method of flip chip, prepares semiconductor element which dries solvent fraction, installing aforementioned semiconductor element in substrate which is heated to temperature where aforementioned flux dissolves, it is something which it tries to connect.

[0006]

[Work or Operations of the Invention] According to this invention, as inscribed, to apply flux beforehand, to prepare semiconductor element which dries solvent fraction, installing the aforementioned semiconductor element in substrate which is heated to temperature where the aforementioned flux dissolves, because it tried to connect, the case of IC installing, lumping together flux application, installing and cure step, of IC it is possible to do.

[0007] In addition, applying flux to IC beforehand, because it tried to dry solvent fraction, at time of IC installing because the solvent fraction is not included in flux, there are not times when chip gap with bumping occurs.

[0008]

[Working Example(s)] While referring to drawing, below, concerning Working Example of this invention you explain in detail. As for Figure 1 mounting process cross section diagram of flip chip which shows Working Example of the this invention, Figure 2 is figure which shows flip chip connected flow. First, as shown in Figure 1 (a), solder bump 12 is formed on

【0009】次に、図1(b)に示すように、フラックス13を塗布し、硬化させる。次に、図1(c)に示すように、100°Cに加熱されている基板14の電極15上にIC11のハンダバンプ12の位置合わせを行う。次いで、図1(d)に示すように、フラックス13が塗布されたハンダバンプ12を有するIC11を、100°Cに加熱されている基板14にIC11を搭載して接続を行なう。つまり、搭載後フラックス13が融けて、基板14に濡れて、IC11が仮固定される。

【0010】次いで、図1(e)に示すように、ハンダリフローを行い、ハンダバンプ12を溶かし、基板14に接続する。最後に、図1(f)に示すように、接続部を樹脂からなる封止材16により封止する。このように、構成するために、従来のように、フラックスの中に含まれている溶剤分が温度上昇によって、突沸が発生し、搭載されるチップずれを生じることもなくなり、IC搭載の際、フラックス塗布、ICの搭載、キュア工程を一括して行なうことができ、工程を簡単にすることができる。

【0011】また、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づいて種々の変形が可能であり、これらを本発明の範囲から排除するものではない。

【0012】

【発明の効果】以上、説明したように、本発明によれば、予めフラックスを塗布したICを用い、フラックスが融ける温度に加熱されている基板に前記半導体素子を搭載することによって、IC搭載の際に、フラックス塗布、ICの搭載、キュア工程を一括して行なうことができる。

【0013】また、予めICにフラックスを塗布して、溶剤分を乾燥させるようにしたので、IC搭載時にフラックスに溶剤分が含まれていないため、突沸によるチップずれが生じることがなくなる。従って、IC実装の歩留の向上を図ることができる。

【図面の簡単な説明】

【図1】本発明の実施例を示すフリップチップの実装工程断面図である。

【図2】本発明の実施例を示すフリップチップの接続フローを示す図である。

【図3】従来のフリップチップの接続フローを示す図である。

semiconductor element (11).

[0009] As next, shown in Figure 1 (b), it applies flux 13, hardens. As next, shown in Figure 1 (c), positioning of solder bump 12 of IC 11 is done on electrode 15 of substrate 14 which is heated to 100°C. Next, as shown in Figure 1 (d), IC 11 which possesses solder bump 12 where the flux 13 was applied, installing IC 11 in substrate 14 which is heated to 100°C, you connect. In other words, after installing flux 13 dissolving, getting wet to substrate 14, IC 11 is done temporary affixion.

[0010] Next, as shown in Figure 1 (e), it does solder reflow, melts solder bump 12, connects to substrate 14. As lastly, shown in Figure 1 (f), connector is sealed with sealing material 16 which consists of resin. This way, because it constitutes, conventional way, solvent fraction which is included in flux bumping occurs due to temperature rise, becomes the without either causing chip gap which is installed case of IC installing, lumping together flux application, installing and cure step, of IC it is possible, can make step simple to do.

[0011] In addition, this invention is not something which is limited in the above-mentioned Working Example, various deformation is possible on basis of the gist of this invention, is not something which removes these from range of this invention.

[0012]

[Effects of the Invention] As above, explained, case of IC installing, lumping together flux application, installing and cure step of IC by installing the aforementioned semiconductor element in substrate which is heated to temperature where flux dissolves according to this invention, making use of the IC which beforehand applied flux, it is possible to do.

[0013] In addition, applying flux to IC beforehand, because it tried to dry solvent fraction, at time of IC installing because the solvent fraction is not included in flux, chip gap with bumping occurring is gone. Therefore, it is possible to assure improvement of yield of the IC mounting.

[Brief Explanation of the Drawing(s)]

[Figure 1] It is a mounting process cross section of flip chip which shows Working Example of this invention.

[Figure 2] It is a figure which shows connected flow of flip chip which shows Working Example of this invention.

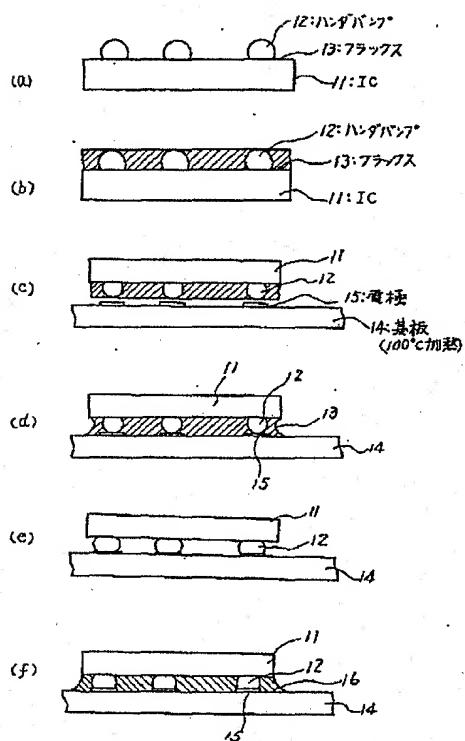
[Figure 3] It is a figure which shows connected flow of

【図 4】従来のフリップチップの実装工程断面図である。

【符号の説明】

- 1 1 半導体素子
- 1 2 ハンダバンプ
- 1 3 フラックス
- 1 4 基板
- 1 5 電極
- 1 8 封止材

【図 1】



conventional flip chip.

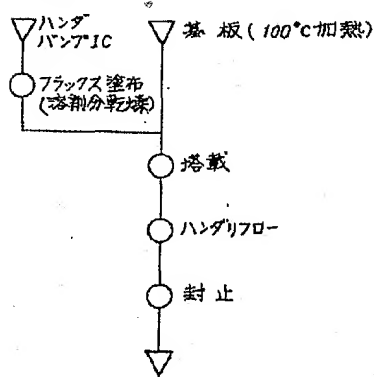
[Figure 4] It is a mounting process cross section of conventional flip chip.

[Explanation of Reference Signs in Drawings]

- 11 semiconductor element
- 12 solder bump
- 13 flux
- 14 reactor plate
- 15 electrode
- 18 sealing material

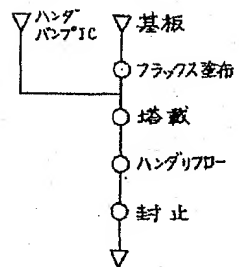
[Figure 1]

【図 2】

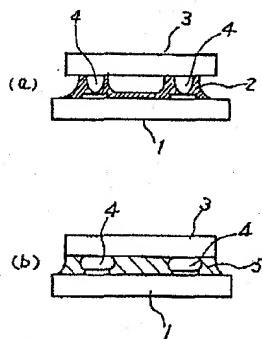


[Figure 2]

【図 3】



[Figure 3]



【図 4】

[Figure 4]